

**Aufgabe 1** Bipolare Transistoren (22 Punkte)

Gegeben sei die folgende Transistor-Schaltung bestehend aus einem pnp- und einem npn-Transistor.

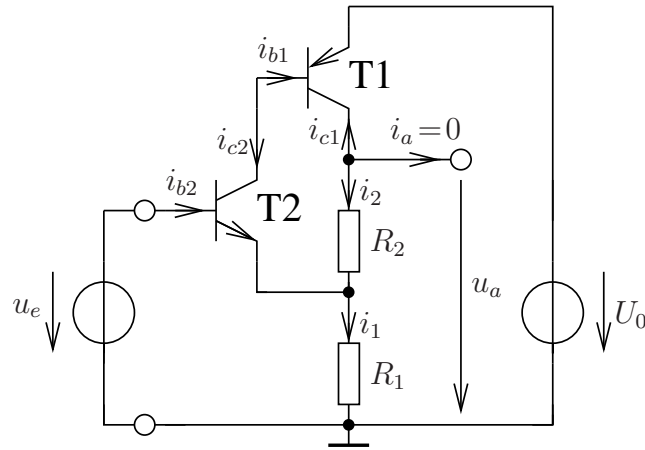


Bild 1: Transistor-Schaltung

Die Eingangsspannung  $u_e$  ist gegeben durch  $u_e = U_e + \Delta u_e$ .

Es wird angenommen, dass beide Transistoren sich im Vorwärtsbetrieb befinden. Für beide Transistoren gelte  $i_c = \beta i_b$ .

 a)\* Zeigen Sie, dass

$$i_1 = i_2 \left( 1 + \frac{1}{\beta} + \frac{1}{\beta^2} \right). \quad (1)$$

Im Arbeitspunkt gelte:  $U_0 = 15V$ ,  $U_e = 3,1V$ ,  $\Delta u_e = 0V$ ,  $|U_{be,1/2}| = 0,6V$ . Die Widerstandswerte seien  $R_1 = 1K\Omega$  und  $R_2 = 2K\Omega$ . Die Stromverstärkung sei gegeben durch  $\beta = 100$ .

b)\* Bestimmen Sie  $U_a$  im Arbeitspunkt mit der Näherung  $\frac{1}{\beta} = \frac{1}{100} \ll 1$ .

c) Überprüfen Sie im Arbeitspunkt, ob beide Transistoren sich wirklich im Vorwärtsbetrieb befinden.

Nun folgt eine Kleinsignal-Analyse. Für beide Transistoren soll der Dreipolnullor aus Bild 2 verwendet werden.

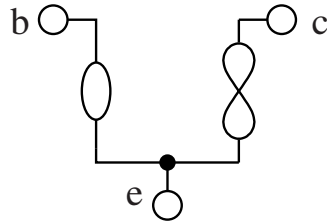


Bild 2: Dreipolnullor-ESB

d)\* Zeichnen Sie das Kleinsignal-Ersatzschaltbild der gesamten Schaltung.

e) Bestimmen Sie die Kleinsignal-Spannungsverstärkung  $v = \frac{\Delta u_a}{\Delta u_e}$  allgemein in Abhängigkeit von  $R_1$  und  $R_2$ .

**Aufgabe 1** Differenzverstärker (26 Punkte)

Im Verlauf dieser Aufgabe soll die Eingangsstufe eines Operationsverstärkers untersucht werden.

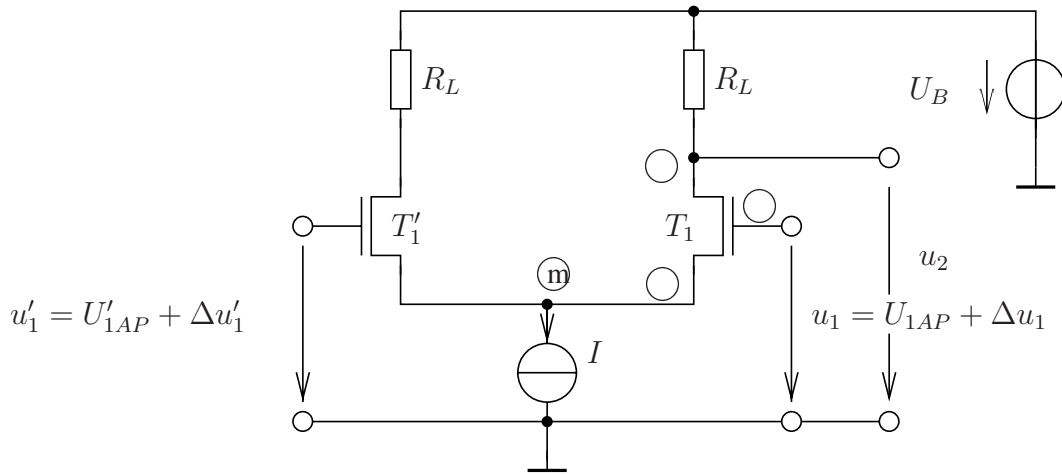


Bild 1. Differenzverstärker

Die Transistoren befinden sich in Sättigung. Der in den Transistor hineinfließende Drainstrom  $i_d$  sei jeweils gegeben durch:

$$i_d = \frac{1}{2} \beta (u_{gs} - U_{th})^2 (1 + \lambda u_{ds}) \quad (1)$$

Der Ausgang  $u_2$  des Verstärkers sei unbeschaltet.

### 1. Teil: Arbeitspunkt

Hierbei gelte:  $\Delta u_1 = 0$ ,  $\Delta u_1' = 0$ ,  $U_{1AP} = U_{1AP}'$

- a)\* Tragen Sie (g), (d) und (s) - Anschluss des Transistors  $T_1$  in Bild 1 ein.
- b)\* Bestimmen Sie den bei bekannter Ausgangsspannung  $U_{2AP}$  nötigen Strom  $I_{dAP}$  in Abhängigkeit von der Versorgungsspannung  $U_B$  und dem Widerstand  $R_L$ .

- c) Bestimmen Sie die Drain-Source Spannung  $U_{dsAP}$  und die Gate-Source Spannung  $U_{gsAP}$  des Transistors  $T_1$  in Abhängigkeit der Torgrößen  $U_{1AP}$ ,  $U_{2AP}$  sowie der Spannung  $u_m$  des Knoten (m).

d) Das Potential des Knoten  $\textcircled{m}$  soll bestimmt werden. Stellen Sie dazu eine Beziehung zwischen  $U_{1AP}$ ,  $U_{2AP}$ ,  $\beta$ ,  $R_L$ ,  $\lambda$ ,  $U_{th}$  und  $u_m$  auf. Lösen Sie diese **nicht** auf.

e) Bestimmen Sie hieraus eine Näherung für  $u_m$  für den Fall  $\lambda \approx 0$ .

Die Arbeitspunkteinstellung erfolgt über die Stromquelle  $I$ .

f)\* Geben Sie den Strom  $I$  als Funktion des Drainstroms  $I_{d1AP}$  an.

**Hinweis:** Beachten Sie, dass die unbelastete Schaltung im Arbeitspunkt symmetrisch ist.

g) Für **diese Teilaufgabe** gelte:

$$\lambda = \frac{0.1}{V}, U_{th} = 0.25V, \beta = 1.2 \cdot 10^{-3} \frac{A}{V^2}, R_L = 10k\Omega, U_B = 2.5V$$

Die Arbeitspunktspannungen sollen bei  $U_{1AP} = U_{2AP} = 1V$  liegen.

Berechnen Sie den nötigen Strom  $I$ .

Welche Spannung stellt sich für  $u_m$  ein? Verwenden sie Ihr Ergebnis aus Aufgabe e).

Bestimmen Sie  $U_{gsAP}$  und  $U_{dsAP}$  zahlenmäßig.

## 2. Teil: Linearisierung und Kleinsignalersatzschaltbild

Im Folgenden soll das Kleinsignalverhalten der Schaltung untersucht werden.

Für die Transistoren soll dabei folgendes Ersatzschaltbild verwendet werden.

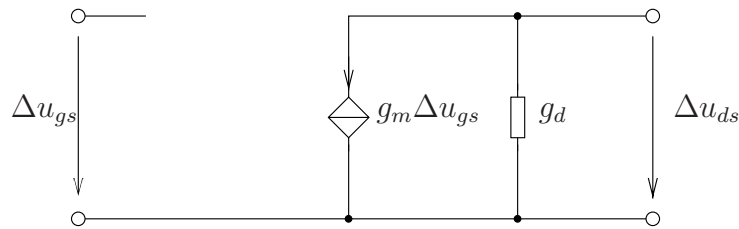


Bild 2. Transistor KS-ESB

- h)\* Wie heißen die Kleinsignalparameter  $g_m$  und  $g_d$ ? Wie lassen sich diese jeweils **prinzipiell** aus den Torgrößen des Transistors bestimmen? Welche Einheit haben die Parameter?

- i) Bestimmen Sie  $g_m$  formelmäßig.

- j) Verwenden Sie die Zahlenwerte aus Aufgabe g) und bestimmen Sie  $g_m$  quantitativ. Nähern Sie **für diese Teilaufgabe**  $\lambda \approx 0$ .

- k) Bestimmen Sie  $g_d$  formelmäßig.

- l) Verwenden Sie die Zahlenwerte aus Aufgabe g) und bestimmen Sie  $g_d$  quantitativ.

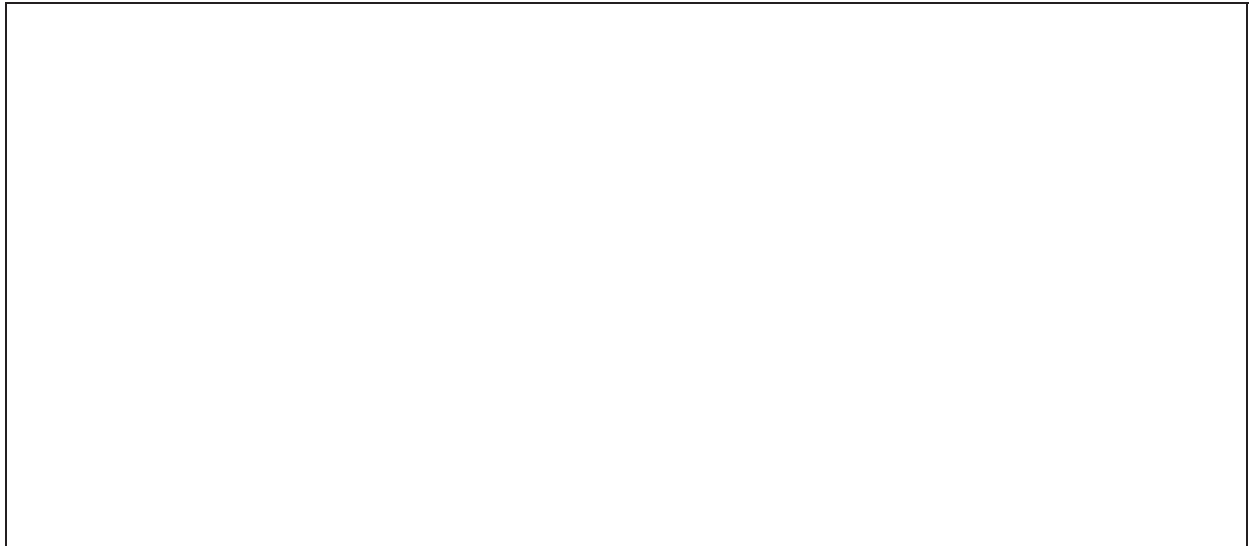
Im Folgenden sei der Fall betrachtet:  $U_{1AP} = U'_{1AP}$ ,  $\Delta u_1 = -\Delta u'_1$ .

Die Symmetrie der Schaltung erlaubt uns in diesem Fall **nur die rechte Hälfte** des Differenzverstärkers zu betrachten.

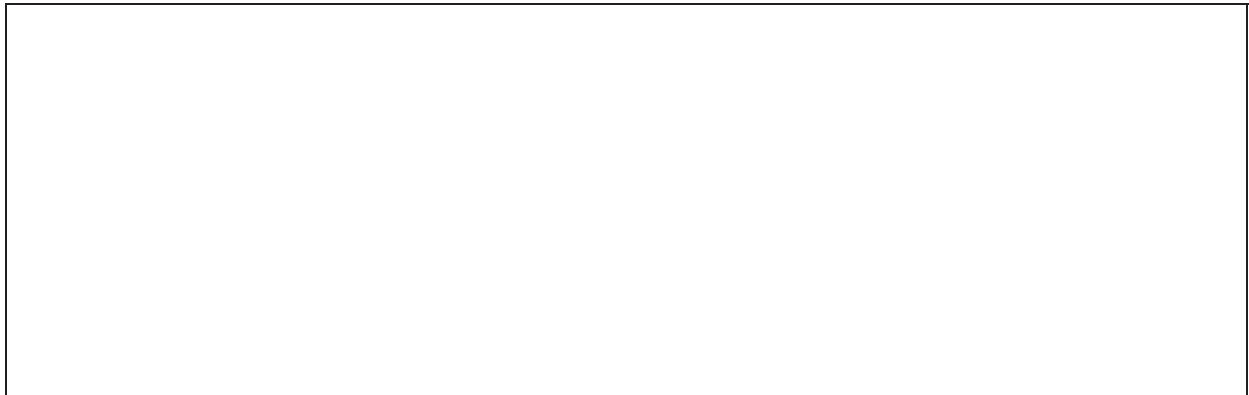
m)\* Zeichnen Sie ein Kleinsignalersatzschaltbild der **rechten Seite**.

Achten Sie darauf, Eingangs- und Ausgangsspannungen klar zu beschriften.

**Hinweis:** Für den betrachteten Fall ergibt sich  $\Delta u_m = 0V$ .



n) Bestimmen Sie aus dem ESB die Kleinsignalspannungsverstärkung  $\frac{\Delta u_2}{\Delta u_1}$ . Verwenden Sie Zahlenwerte aus den Teilaufgaben g), j) und l).



**Aufgabe 4** Komparator mit Größenvergleich für Binärzahlen (25 Punkte)



Es soll im Laufe dieser Aufgabe ein Komparator mit Größenvergleich für zwei mehrstellige Binärzahlen  $A$  und  $B$  entworfen werden. Dabei repräsentieren die Binärzahlen Dezimalzahlen aus der Menge  $\mathbb{N}_0$ , d.h. es gilt für einstellige Binärzahlen:  $0_2 = 0_{10}$ ,  $1_2 = 1_{10}$ , und für zweistellige Binärzahlen:  $00_2 = 0_{10}$ ,  $01_2 = 1_{10}$ ,  $10_2 = 2_{10}$ ,  $11_2 = 3_{10}$ .

Der Komparator besitzt drei Ausgänge. Der Ausgang  $y_{A=B}$  liefert genau dann den Wert 1, wenn die beiden Binärzahlen  $A$  und  $B$  identisch sind. Die Ausgänge  $y_{A<B}$  bzw.  $y_{A>B}$  liefern den Wert 1, wenn  $A < B$  bzw.  $A > B$  gilt.

Zunächst sollen die Binärzahlen lediglich aus einem Bit bestehen, d.h.  $A = a$  und  $B = b$  mit  $a, b \in \{0, 1\}$ .

a)\* Ergänzen Sie die Wertetabelle für den Ausgang  $y_{a<b}$  und ermitteln Sie den Booleschen Funktionsterm  $y_{a<b} = f(a, b)$ , der mit **genau zwei** Gatter der Art AND, OR, NOT realisierbar ist.



$a$	$b$	$y_{a<b}$

$y_{a<b} =$

b)\* Ergänzen Sie die Wertetabelle für den Ausgang  $y_{a>b}$  und ermitteln Sie den Booleschen Funktionsterm  $y_{a>b} = f(a, b)$ , der mit **genau zwei** Gatter der Art AND, OR, NOT realisierbar ist.



$a$	$b$	$y_{a>b}$

$y_{a>b} =$

c)\* Ergänzen Sie die Wertetabelle für den Ausgang  $y_{a=b}$  und ermitteln Sie den Booleschen Funktionsterm  $y_{a=b} = f(a, b)$ , der mit **genau drei** Gatter der Art AND, NAND, OR, NOR realisierbar ist.



$a$	$b$	$y_{a=b}$

$y_{a=b} =$



d) Zeichnen Sie die Schaltung des 1-Bit-Komparator mit Größenvergleich auf Gattersymbol-Ebene in Bild 10 unter Verwendung der bisherigen Ergebnisse.



Bild 10: 1-Bit-Komparator

Im Folgenden sollen zwei zweistellige Binärzahlen  $A = a_1a_0$  und  $B = b_1b_0$  mit  $a_0, a_1, b_0, b_1 \in \{0, 1\}$  verglichen werden.

Es ergibt sich folgender Algorithmus:

Man vergleicht zunächst die Bits in der höchsten Stelle. Sind sie verschieden, bestimmt allein diese Stelle das Ergebnis. Sind sie gleich, muß man die Bits in der niedrigeren Stelle vergleichen.

e)\* Ermitteln Sie den Booleschen Funktionsterm  $y_{A=B} = f(a_0, a_1, b_0, b_1)$ .



Für den Booleschen Funktionsterm  $y_{A<B} = f(a_0, a_1, b_0, b_1)$  ergibt sich

$$y_{A<B} = (\bar{a}_1 \wedge b_1) \vee (\bar{a}_1 \wedge \bar{b}_1 \wedge \bar{a}_0 \wedge b_0) \vee (a_1 \wedge b_1 \wedge \bar{a}_0 \wedge b_0). \quad (10)$$

Für die Realisierung des Booleschen Funktionsterms in Gleichung (10) braucht man zwei AND-Gatter mit je vier Eingängen und ein OR-Gatter mit drei Eingängen.

f)\* Zeichnen Sie die Schaltung eines **AND**-Gatter mit vier Eingängen  $x_1, x_2, x_3$  und  $x_4$  und einem Ausgang  $y$  auf Transistor-Ebene in CMOS-Technologie in Bild 11.



Bild 11: AND-Gatter mit vier Eingängen

g)\* Zeichnen Sie die Schaltung eines **OR**-Gatter mit drei Eingängen  $x_1, x_2$  und  $x_3$  und einem Ausgang  $y$  auf Transistor-Ebene in CMOS-Technologie in Bild 12.

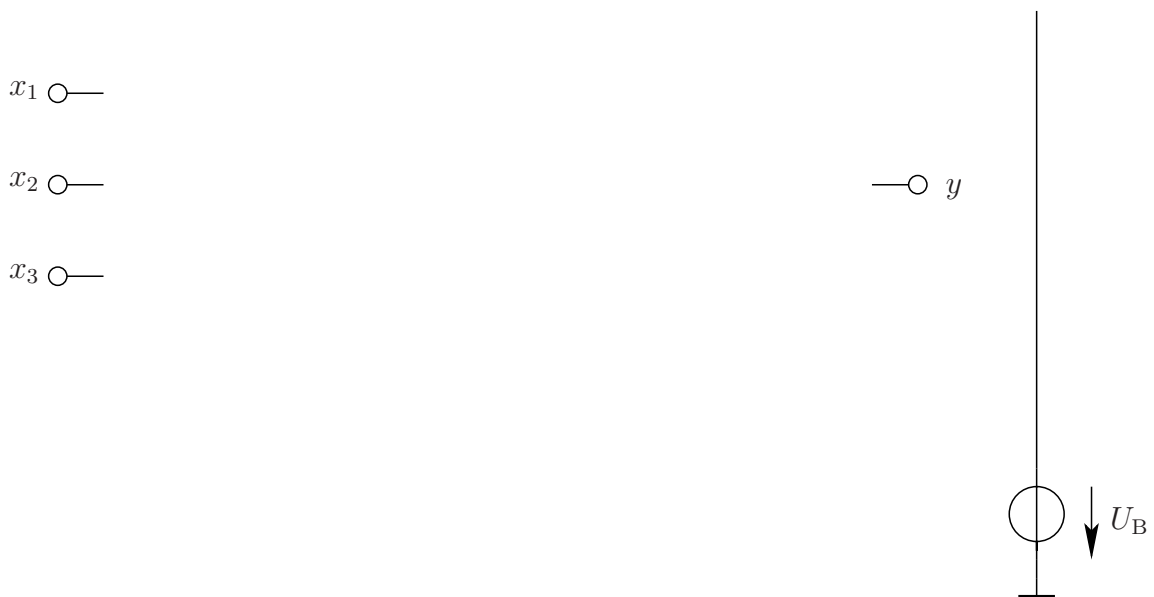


Bild 12: OR-Gatter mit drei Eingängen

h)\* Ergänzen Sie die Schaltung für den Booleschen Funktionsterm  $y_{A<B}$  aus Gleichung (10), d. h.

$$y_{A<B} = (\bar{a}_1 \wedge b_1) \vee (\bar{a}_1 \wedge \bar{b}_1 \wedge \bar{a}_0 \wedge b_0) \vee (a_1 \wedge b_1 \wedge \bar{a}_0 \wedge b_0),$$

auf Gattersymbol-Ebene in Bild 15.

Verwenden Sie für das AND-Gatter mit vier Eingängen bzw. das OR-Gatter mit drei Eingängen die Gattersymbole in Bild 13 bzw. Bild 14.

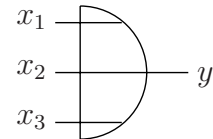
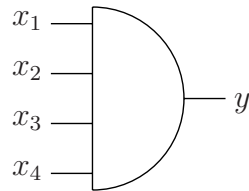


Bild 13: AND-Gattersymbol mit vier Eingängen

Bild 14: OR-Gattersymbol mit drei Eingängen

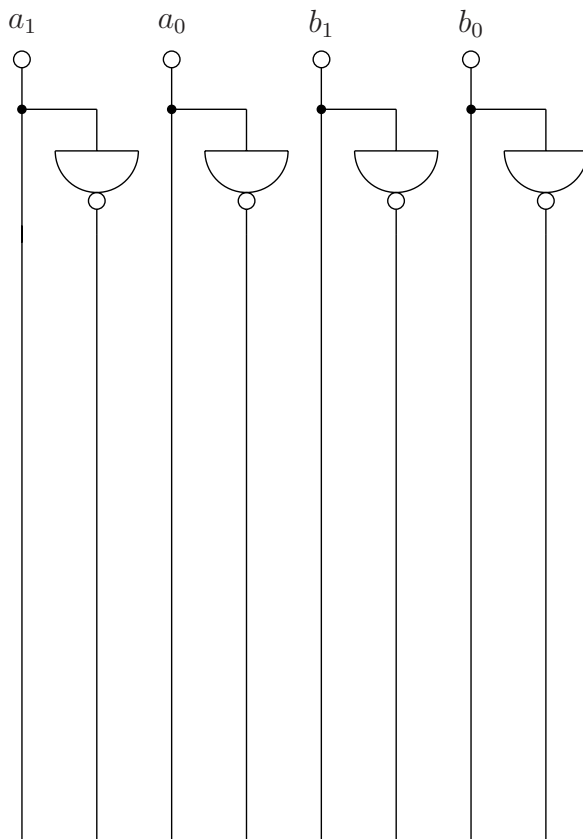


Bild 15: Realisierung des Booleschen Funktionsterms  $y_{A<B}$